数字逻辑部分

1. 卡诺图化简表达式
2. 二、八、十六进制转换

第一章

1．冯诺依曼计算机的特点（P8）

2．计算机硬件的主要技术指标（P16）

第四章

1．主存的主要技术指标（P73） （存储容量、速度、带宽 简要了解）

2．字节寻址的主存地址分配：大端法和小端法（G4.6 & P73）[PPT 25]

3．动态RAM的刷新（P86） （集中、分散、异步）

4．存储器与CPU的连接（P91） （掌握位扩展和字扩展 必考 T4.1 T4.2）

5．提高访存速度的措施（P103）

6．Cache的工作原理（P110 &G4.49）

7．Cach-主存的命中率、效率和平均访存时间（P111 & T4.7）

8．Cache的基本结构&读写操作（P112 & G4.50 & G4.51）

9．Cache-主存地址映射（P117 & T4.8 4.9 4.10 4.11）

第五章

1．I/O设备与主机信息传送的控制方式（P162 掌握）

2．I/O接口的设置理由、功能和分类（P186 了解）

3．程序中断方式 中断隐指令（见后P363）

4．程序中断响应条件和时间（P197底）

5．中断处理过程（P198 请求、判优、响应、服务、返回）

6．中断服务程序流程（P200 重点掌握单重中断和多重中断）

7．周期挪用定义和可能会出现的情况（P203）

8．DMA的工作过程（P206 & G5.48 & T5.3）

第六章

1．原反补码转换

2．真值定点浮点数转换

3．定点数加减和溢出判断

4．原码一位乘和补码一位乘（了解）

5．浮点数加减

6．规格化

第七章

1．指令格式、扩展编码（P300 & T7.1）

2．指令字长（P304）

3．寻址方式（P311 9种数据寻址方式）

4．指令格式设计（P323 T 7.4 7.5 7.6）

第八章

1．CPU的结构和指令周期（简要了解）

2．响应中断条件和时间 中断隐指令（P363）

3．中断屏蔽技术（P364 T8.2）

第九章

1．微操作命令（P376 取值执行间址中断 明确各指令）

2．CPU内部总线的方式（P382 T9.2）

3．指令、机器、时钟周期的定义和关系（P385 T9.3）

第十章

1．微指令的节拍安排（P396 T10.1）

2．微指令的编码方式（P407）

3．微指令序列地址的形成（P409）

4．组合逻辑设计（P401 了解）